

ソルダーテールのシールド処理による EMI の軽減

このディスプレイ グラフィックス用 コネクタのソルダーテールは、伝送速度が 5.4 Gbps である為、露出した状態ではナイキスト周波数 2.7 GHz の EMI を発生させ、多くの無線通信周波数帯に干渉します。そこで、シールドが必要となります。図 1 に示したソルダーテールを覆う一体型のシールドカバーがディスプレイ グラフィックス コネクタの設計に組み込まれたことにより、デバイス ソリューションにおいてこの機能を付加する追加措置（金属テープを貼付する、金属製カバーを別途グラフィックス コネクタに追加するなど）は不要となりました。

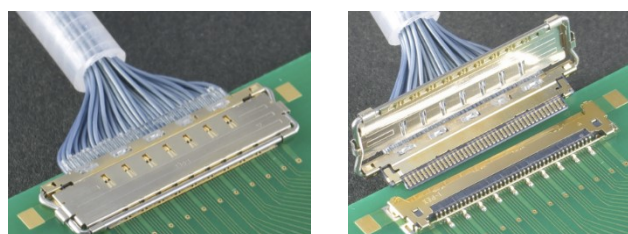


図 1. 一体型シールドを備えたグラフィックス用コネクタ

平衡接続における終端部のグラウンド

この高速伝送用グラフィックス コネクタでは、差動伝送方式で動作する同軸線の終端は、ファラデー ケージで覆われています。前処理済みの同軸線の外部シールドを上下 2 枚のグラウンド バーで半田付して、図 2 に示すように同軸線間の隙間(空隙)を完全に埋めることで頑丈なグラウンド バー構造を形成します。これによって、ケーブルが引っ張られた際、中心導体とコネクタのプラグハウジングの接続部における機械的張力が緩和されます。



図 2. ハウジング内の頑丈なグラウンド バー

グラウンド フィンガーが、差動伝送方式で動作する各同軸線対間の隔壁となります。これによって、以下の図 3 に青い矢印で示した最短のグラウンド経路が実現します。

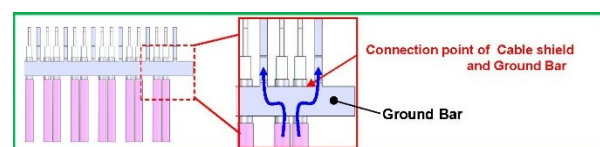


図 3. 平衡接続におけるシールドのグラウンド経路

これらのグラウンド フィンガーにより、差動伝送方式で動作する同軸伝送線において平衡終端が実現するため、図 4 に示した信号のような差動データの高速伝送が可能となります。

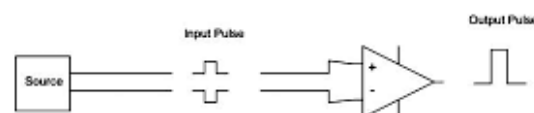


図 4. 2 つの極性を有する差動信号

終端が「不平衡」の場合、差動モードからコモン（同相）モードへの変換量（Scd21: 横方向変換損 (TCTL) として知られるノイズ）が増大し、EMI が発生します。図 5 は、陽極の静電容量が陰極の静電容量を相殺する平衡終端を示したものです。優れたグラウンド バー構造であれば、終端における Scd21 は一般に約 -25dB となります。

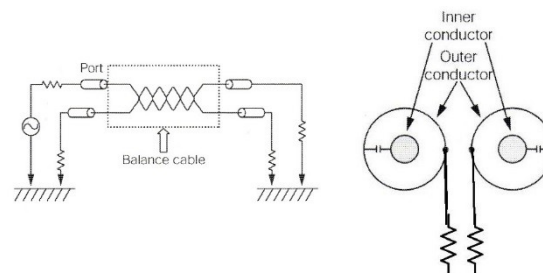


図 5. 平衡伝送線

4K2K ディスプレイ グラフィックス用コネクタ / EMI の軽減

終端部のシールド処理

前処理済みのワイヤー アッセンブリーをプラグ ハウジングに結合した後、同軸線の終端部の上に上部金属シェルを取り付けます。

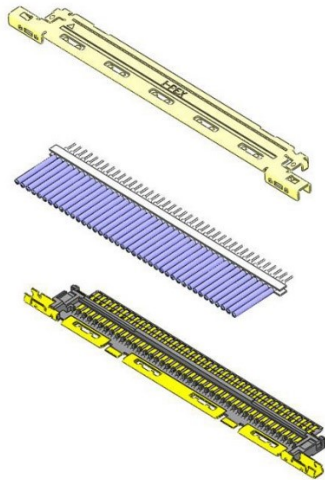


図 6. 終端部をシールドするプラグシェル

続いて、プラグ コネクタ アセンブリの上下両方でシェルをグランド バーに半田付けします。

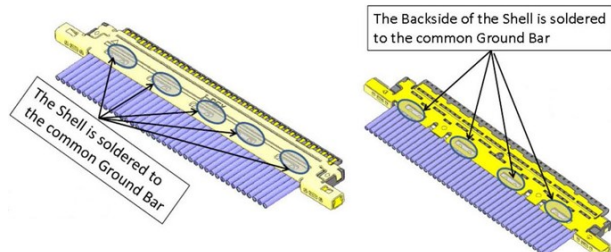


図 7. グランドバーへのシェルの半田付け (上面図および底面図)

シールドのグランド経路は、同軸線シールドからコネクタ シェルを通じてグランド バー、さらにプラグ シェルへとつながっています。プラグシェルは図 8 のとおりレセプタクル シェルと接しており、図 9 に示したレセプタクル底部のグランド コントクトの配置に沿って最短のグランド経路を通っています。グランド経路が短いことにより、高速での優れた信号伝達が可能となります。

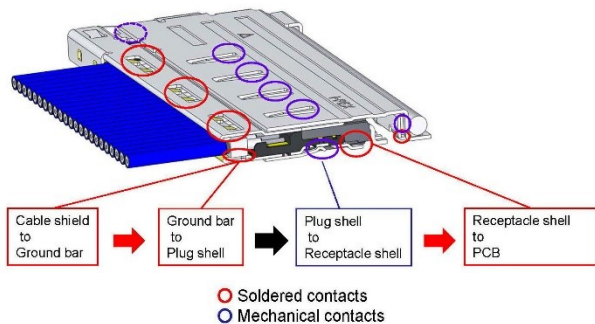


図 8. 連結済み部品のグランド接続

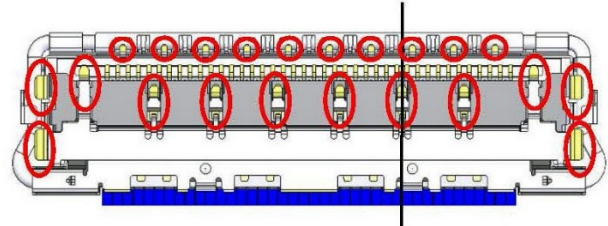


図 9. レセプタクル シェル底部のグランド コントクト

遮蔽蓋/板とソルダー テール間の隙間は、短絡が発生する部位と見なされていました。この設計(図 10)では、最低 1.7 mm のクリアランスを絶対的に確保しています。

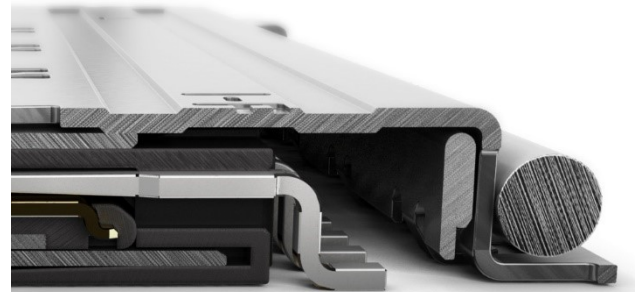


図 10. クリアランスによる短絡防止

CST Microwave Studio を使用して図 11 のとおり電界強度解析を実施し、ソルダー テール部にシールドがある場合とない場合で、このグラフィックス コネクタの電界放射を比較しました。

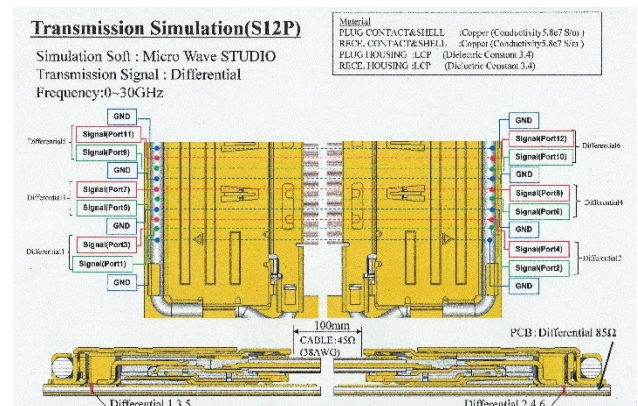


図 11. シミュレーションのセットアップ

シミュレーションは 3 箇所のレーンで行いました。解析されたのは、一方の端に近いピン 2 と 3 の位置、およびコネクタ中央付近のピン 20 と 21、そして 3 か所目はピン 8 と 9 の近くにあるシールド カバーのグランド フィンガー間です。シミュレーションのセットアップにおいては、図 11 のとおり、GSSGSSGSS という伝送路配列を採用しています。

4K2K ディスプレイ グラフィックス用コネクタ / EMI の軽減

ソルダーテールを覆う一体型のシールドをもつグラフィックスコネクタと、ソルダーテールシールドカバーが無い状態の同コネクタで、20 GHz の高負荷信号を伝送した場合の電界強度の比較は、図 12 のとおりです。

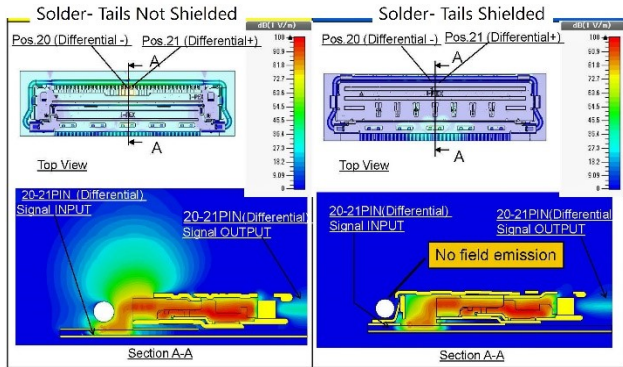


図 12. 20GHz での電界シミュレーション

コネクタ上の 3 か所 (ピン 20~21、2~3、グランドスプリング間) における電界シミュレーションについては、周波数 2.4 GHz (約 5 Gbps) の場合を図 13 に、5GHz (約 10Gbps) の場合を図 14 に示しています。

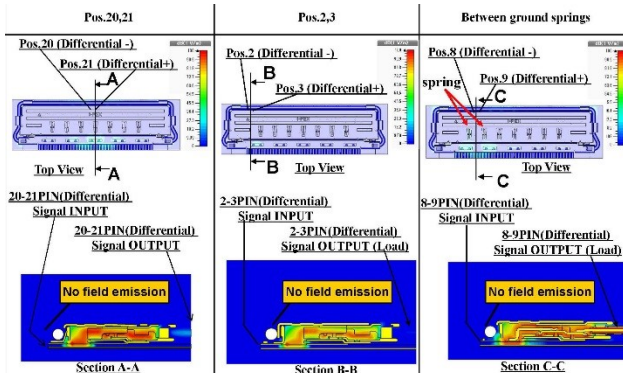


図 13. 2.4 GHz での電界強度

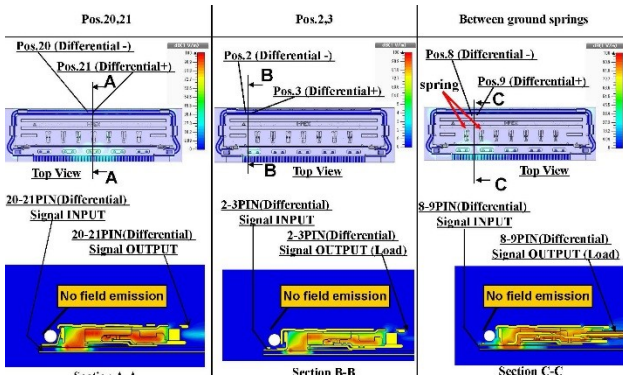


図 14. 5 GHz での電界強度

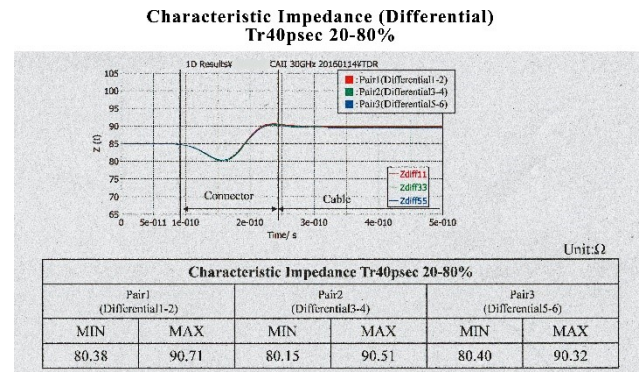
このシミュレーションを見ると、ソルダーテールをシールドで覆った場合には、グラフィックスコネクタから電界は放射されないことがわかります。

データ伝送速度と周波数の関係は、「ナイキスト周波数」という用語で説明されます。5.4 Gbps (HBR2) の場合のナイキスト周波数は 2.7GHz であり、これは一部の LTE 事業者の周波数帯と同じです。2.7 GHz 前後の LTE アンテナ送受信部に近接している場合、ソルダーテールがシールドされていないグラフィックスコネクタは、ナイキスト周波数約 2.7 GHz の電波を放射します。コネクタのソルダーテールからの放射 (ナイキスト周波数) と、2.7 GHz 前後の LTE キャリア周波数の間に発生する干渉は、通信回線の障害の原因となります。さて、EMI の問題は解決しましたので、次に、信号品位の性能解析を見てみましょう。時間領域で解析した特性インピーダンスプロファイルと散乱パラメータ (S パラメータ) を使用して、挿入損失、反射減衰量、遠端クロストーク、近端クロストーク、および前述の差動モードからコモンモードへの変換特性 (Scd21) といったパラメータを周波数領域で解析します。図 11 に示した 3 つの差動レーンに対する解析では、共有可能な Touchstone 形式の s12p ファイルが生成されます。

グラフィックスコネクタのインピーダンスの連続性

このグラフィックスコネクタでは、優れたグランド構造により、インピーダンスの不連続性を最小限に抑えながら eDP HBR2 (5.4 Gbps) での差動信号伝送を実現できます。5.4Gbps というデータ伝送速度は一般に立ち上がり時間 $T_r=64$ ps (20%~80%) と同等とされますが、USB-IF がデータ伝送速度 10 Gbps に対し $T_r=40$ ps (20%~80%) を推奨していることを踏まえ、この性能解析では図 15 に示すとおり $T_r=40$ ps (20%~80%) を使用しました。

図 15. インピーダンスの不連続性 (TDR 法)



このコネクタにおける 10 Gbps (5 GHz) でのインピーダンスの不連続性は、平均して約 $\Delta 10.2$ オームです。この結果は、同コネクタが優れた反射減衰量 (低反射) と優れたクロストーク特性 (高分離性) を有することを示唆しています。伝送路のインピーダンス経路に大きなばらつき (不連続性) がある場合は、反射減衰量およびクロストーク特性に問題が見られます。また、その場合、差動モードからコモンモードへの変換の悪化が予測されます。

挿入損失と反射減衰量 (s12p)

4K2K ディスプレイ グラフィックス用コネクタ / EMI の軽減

図 16 には、長さ 100 mm の終端処理済みケーブル (45 オームに制御されたインピーダンスを有する細線同軸線 AWG38 を使用) における挿入損失を示しています。たとえば 5 Gbps (2.5 GHz) の場合、挿入損失は 2dB 未満です。

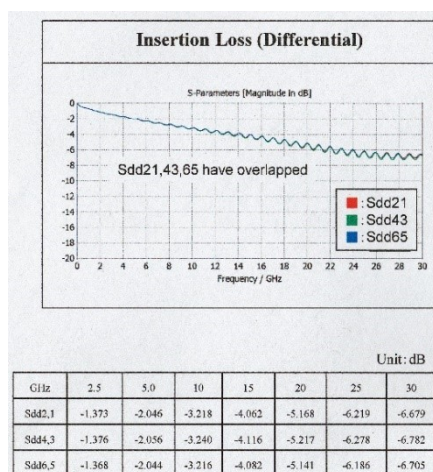


図 16. 100 mm のケーブルでのシミュレーション

図 17 に示した長さ 100 mm のケーブルにおける反射減衰量は、-10dB よりも悪化した (12 GHz 超) 時点で許容不可能となります。ケーブル長が短いほど反射経路が短くなるため、反射減衰量が劣ります。

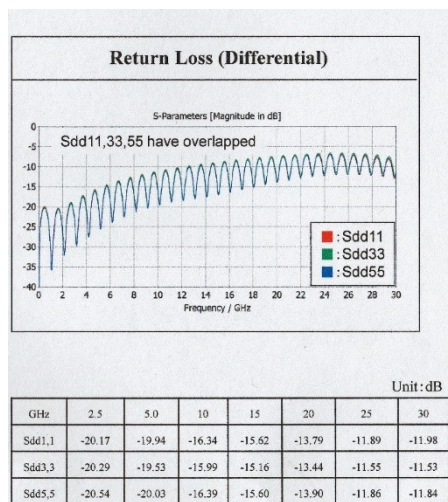


図 17. 100 mm のケーブルでのシミュレーション

図 18 に示すこのケーブルにおけるクロストーク特性のシミュレーションでも、良好な結果が出ています。

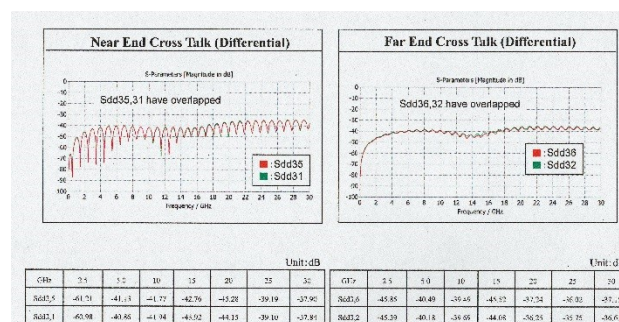


図 18. 100 mm のケーブルにおけるクロストーク

ソルダータールを覆う一体型シールドロックカバーを搭載した eDP グラフィックス用コネクタのデザインは、データ伝送速度が上昇し続ける中で、より高解像度のディスプレイ アセンブリーをサポートできるという点が特徴的です。

参考文献

1. I-PEX, "IER-001-07244-00," *Simulation Transmission*, January 15, 2016
2. I-PEX, "IER-001-06877-00," *Grounding Bar Design*, May 29, 2015.
3. David E. Bockelman and William R. Eisenstadt, "Combined Differential and Common-Mode Scattering Parameters" IEEE Vol.43, No.7, July1955

Authored by Gregory A. Young, I-PEX Connectors

I-PEX および CABLINE は第一精工株式会社の商標です。その他すべての商標は、それぞれの企業に帰属します。

免責条項

ここに記載された製品の仕様は、予告なしに変更される場合があります。第一精工株式会社は、これらの文書に記載された情報の正確性に責任を負わず、また情報を更新する義務を負うものでもありません。



I-PEX Connectors
2305 Donley Drive, Suite 110
Austin, TX 78758
512-339-4739
www.i-pex.com

© DAI-ICHI SEIKO Co., Ltd. 2016. All rights reserved.