

The background features large, abstract geometric shapes in blue, red, and light blue. A large blue triangle is in the top left, a red triangle is in the bottom left, and a light blue triangle is in the bottom right. The text is centered in the white space.

ホワイトペーパー MIPI とは

2026年8月

MIPI とは

MIPI アライアンスと仕様規格

Mobile Industry Processor Interface (MIPI) Alliance は、スマートフォン向けのハードウェアやソフトウェアインターフェースの標準化を目的として、2003 年に設立されました。現在は、モバイル機器や自動車におけるチップセット、プロセッサ、周辺機器（センサーやディスプレイ）間のインターフェースを定義するための、包括的な仕様群を提供しています。

MIPI アライアンスは、モバイル機器向けに以下の 6 種類のインターフェース仕様：物理層、マルチメディア、チップ間接続、デバイス制御およびデータ管理、システムデバッグ、ソフトウェア統合を策定しているこれらの各インターフェースは、モバイル機器に求められる基本的な特性である低消費電力、高帯域幅、少ないピン数、および低電磁干渉（EMI）を実現することを目的としています。

- ・ **物理層**：送受信される信号の電気的特性を規定します。
（例：C-PHY、D-PHY、M-PHY など）
- ・ **マルチメディア**：周辺デバイス向けの信号をエンコード／デコードするためのプロトコルを規定します。
（例：CSI-2、DSI-2 など）
- ・ **チップ間通信**：MIPI プロセッサとコンポーネント間で送受信されるデータの通信プロトコルを規定します。
（例：DigRF、UniPro など）
- ・ **デバイス制御・データ管理**：MIPI サブシステムの管理・監視に使用される制御信号を標準化します。
（例：I3C、RFFE、SPMI、BIF など）
- ・ **システムデバッグ**：MIPI センサーや周辺デバイスへのデバッグ、テスト、診断用アクセスを標準化します。
（例：I3C 経由のデバッグ、USB 経由のデバッグなど）
- ・ **ソフトウェア統合**：MIPI コンポーネントが OS、ドライバー、ファームウェアから統一的に制御されるよう、ソフトウェアとハードウェア間のインターフェースを標準化します。
（例：DisCo、HCI、TCRI など）

MIPI D-PHY と C-PHY

物理層仕様である D-PHY と C-PHY は、主に映像関連コンポーネント（例えば、カメラやディスプレイ）とのインターフェース接続を目的として策定されています。これらの仕様は、帯域幅の拡張性と低消費電力を実現するために設計されており、MIPI デバイス間の物理的・電気的インターフェースを定義しています。また、低レベルのタイミング仕様や通信プロトコルについても規定しています。

標準チャンネルにおける伝送速度を以下に示します。

D-PHY の伝送速度（標準チャンネル）

- ・ 2.5 Gbps (v1.2)
- ・ 4.5 Gbps (v2.X)
- ・ 9.0 Gbps (v3.X)

C-PHY の伝送速度（標準チャンネル）

- ・ 6.4 Gbps (v1.1)
- ・ 8.0 Gbps (v1.2)
- ・ 13.7 Gbps (v2.X, v3.0)
- ・ 17.8 Gbps (v3.1)

MIPI D-PHY と C-PHY の相互接続

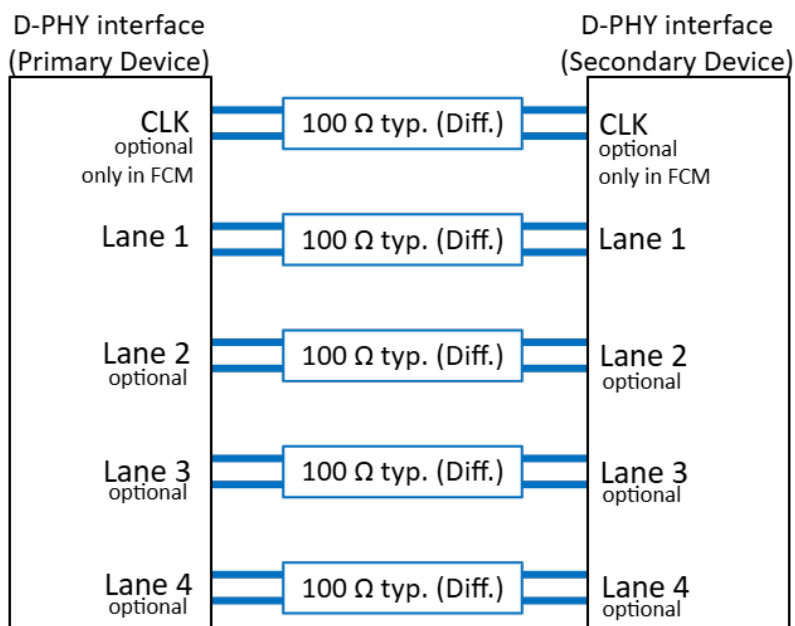
	物理的接続（2つのデバイス間）
D-PHY	・ 1 レーンあたり 1 対の差動信号線 ・ 1 対の差動クロック信号線（オプション） ・ 最大 4 レーン
C-PHY	・ 1 レーンあたり 3 本のシングルエンド信号線 ・ 最大 3 レーン

D-PHY インターフェース

単一の D-PHY インターフェース は、最大 4 本の差動信号レーン（必須 1 本、オプション 3 本）をサポートします。クロック信号は、プライマリデバイスによって クロック転送モード（FCM） または クロック埋め込みモード（ECM） のいずれかの方式で供給されます。

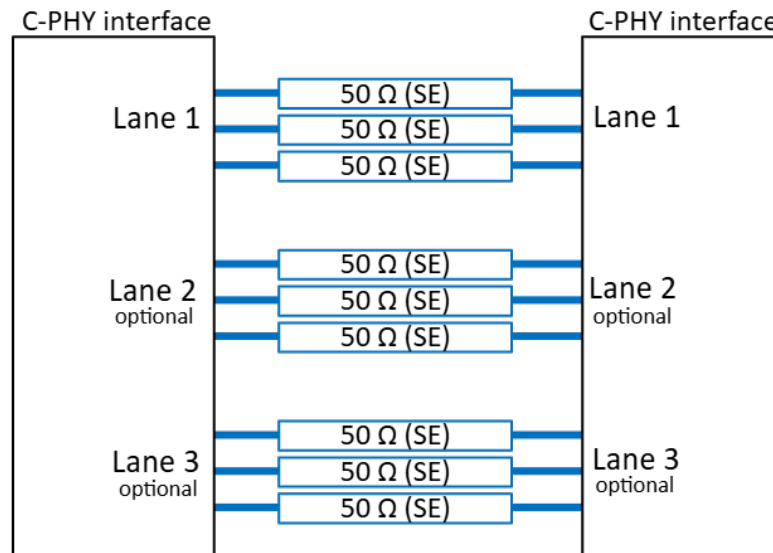
FCM では、クロック信号は専用の差動レーンを介して伝送されます。一方、ECM では、クロックは埋め込みデータストリームから復元されるため、専用のクロックレーンは不要です。

D-PHY 仕様では、各レーンに対して特性インピーダンス 100 ohm を目標とする差動接続が要求されています。ただし、送信側の差動出力インピーダンスは 80 ohm から 125 ohm の範囲で変動することがあります。



C-PHY インターフェース

C-PHY プロトコルでは、受信側で 3 本のシングルエンド接続間の電圧差を検出することにより、データの符号化および復号化を行います。そのため、各レーンは下図に示すように 3 本のシングルエンド接続で構成されます。C-PHY 仕様では、各シングルエンド接続のインピーダンスを 50 ohm とすることが要求されます。この構成により、信号伝送時の差動モードインピーダンスは 100 ohm、コモンモードインピーダンスは 25 ohm となります。また、クロックは埋め込みデータストリームから復元されるため、C-PHY インターフェースには専用のクロック接続は存在しません。



D-PHY と C-PHY インターフェース用コネクタによるシグナルインテグリティ (SI) の向上

D-PHY と C-PHY リンクでは、規定された伝送速度を実現するうえで、シグナルインテグリティ (SI) が極めて重要となります。高速伝送媒体においては、以下のような電氣的現象によって、シグナルインテグリティ性能が低下する可能性があります。

- ・挿入損失 (IL)
- ・反射損失 (RL)
- ・近端クロストーク (NEXT)
- ・遠端クロストーク (FEXT)
- ・電磁干渉 (EMI)

挿入損失 (IL) は、主に絶縁材料の誘電特性と信号経路の直列抵抗によって決まります。一方、反射損失 (RL) は、信号経路上にある各コンポーネント間のインピーダンス不整合によって生じます。クロストーク (NEXT, FEXT) は、隣接する信号経路間の電磁結合によって発生します。同軸ケーブルを使用するシステムでは、信号導体同士が近接するコネクタ部分でクロストークが発生するのが一般的です。これらすべての SI パラメータ (IL, RL, NEXT, FEXT) は、材料特性と構造・形状を適切に制御することで、コネクタ設計において最適化できます。

コネクタ嵌合の確実な保持

嵌合した接続部の SI 性能は、プラグとレセプタクルが確実に嵌合し、機械的に保持されている場合にのみ保証することができます。そのため、嵌合状態における SI 性能を維持するには、十分な保持力が不可欠です。プラグに機械的ロック機構を追加してレセプタクルと確実に固定することで、保持力が大幅に向上します。特に、相互接続部が大きな衝撃や振動に耐える必要があるモバイル機器用途では、コネクタの機械的ロック機構が必要不可欠となる場合があります。

EMI（電磁干渉）の抑制

シングルエンド伝送では、EMI（電磁干渉）は主に、シールドの不連続部や開口部から高周波エネルギーが漏洩することによって発生します。これらの開口部は通常、不適切な終端処理や不十分なシールド機構によって、コネクタの嵌合部付近に生じます。

差動信号伝送では、EMI（電磁干渉）は主に抑制されていないコモンモード信号に起因します。これらのコモンモード信号は、その大部分がコネクタの嵌合接続部におけるモード変換によって発生します。高速伝送用コネクタは、信号の平衡性を維持し、モード変換を最小限に抑えるよう設計されています。しかしながら、シールド終端部の製造公差の影響により、ある程度のモード変換が発生することは避けられません。

EMI（電磁干渉）による放射や外部からの影響を低減する最も効果的な方法は、コネクタ内部の信号伝送経路をグラウンドによって完全に囲い込むことです。I-PEX は、厳しい EMI 認証要件に対応するため、完全シールド構造を備えたコネクタを提供しています。

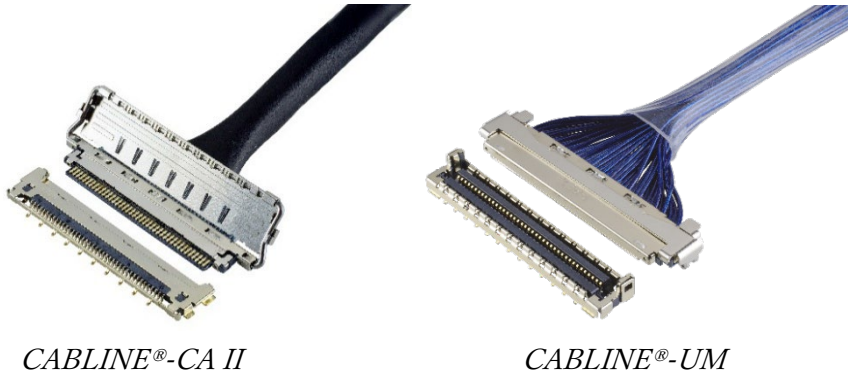
I-PEX のコネクタソリューション

I-PEX は、シグナルインテグリティ（SI）を最大化し、電磁干渉（EMI）を最小限に抑え、高い保持力を実現するよう設計されたコネクタとケーブルアセンブリの製造を専門としています。そのため、当社の製品は D-PHY や C-PHY のような高速インターフェースに最適なソリューションです。

I-PEX の CABLINE®シリーズおよび NOVASTACK®シリーズは、長年にわたり D-PHY と C-PHY デバイス間の接続用途で幅広く採用されています。その主な特長を以下に示します。

CABLINE®シリーズ（CABLINE®-CA II・CABLINE®-UM）

I-PEX の CABLINE®シリーズは、業界初の細線同軸コネクタシリーズです。1996 年の発売以来、CABLINE®コネクタは、USB4、Thunderbolt、PCIe Gen 6/7、MIPI D-PHY、MIPI C-PHY などの高速インターフェースを接続する用途において広く採用されています。



		CABLINE® シリーズ	
		CABLINE®-CA II	CABLINE®-UM
ピッチ		0.4 mm	0.4 mm
嵌合タイプ／方向		水平タイプ	垂直タイプ
嵌合高さ		0.95 +/- 0.15 mm	2.2 +/- 0.15 mm
既存芯数		20, 30, 40, 50	30, 40, 50, 60, 70
適用規格		Up to 32 Gbps/lane	Up to 40 Gbps/lane (PAM3)
ケーブル サイズ	細線同軸	AWG 36*, 38, 40, 42, 44	
	Twinaxial	AWG 40, 42	
	ディスクリート	AWG 34, 36	

*特性インピーダンスの不整合

同シリーズの CABLINE®-CA II、CABLINE®-UM コネクタは、以下の優れた特長により、D-PHY および C-PHY インターフェースの接続用途で広く採用されています。

- ・優れたシグナルインテグリティ
(CABLINE®-CA II：最大 32 Gbps/lane 対応、CABLINE®-UM：最大 40 Gbps/lane PAM3 対応)
- ・高い保持力（メカニカルロック機構）
- ・優れた EMI 抑制性能（嵌合時に 360° シールドを実現）
- ・広い動作温度範囲（-40 ～ 105℃）

CABLINE®-CA II、CABLINE®-UM コネクタは、モバイル機器における高速通信リンクに必要とされる機械的安定性とシグナルインテグリティを提供します。

CABLINE®コネクタのもう一つの利点は、その柔軟性です。ケーブルアセンブリは、ピン数やケーブル種類に応じてさまざまな構成に対応可能です。

標準的なピン数と同軸ケーブルサイズのオプションについては、上表に示しています。また、CABLINE®-CA II と CABLINE®-UM コネクタのシミュレーションによるシグナルインテグリティ性能を以下に示します。

CABLINE®-CA II・CABLINE®-UM

シミュレーション条件

CST Studio Suite 2023 SP5

周波数範囲：0.1 GHz ~ 16 GHz

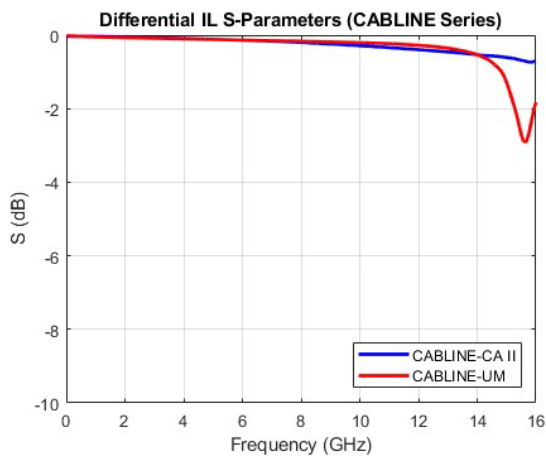
ケーブル：細線同軸 AWG 38

ピン配置：G-S-S-G

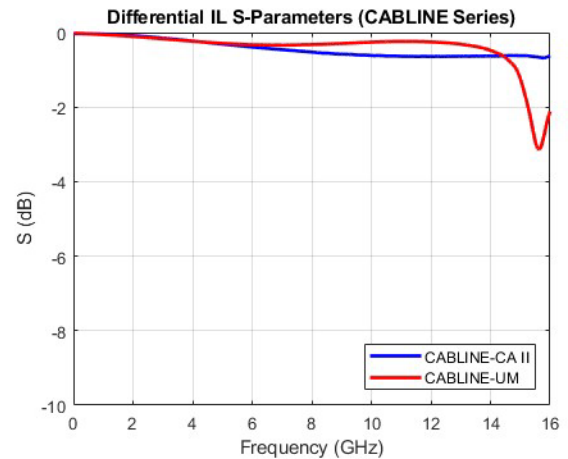


差動挿入損失

Reference Z = 42.5 ohm (SE) / 85 ohm (DIFF)

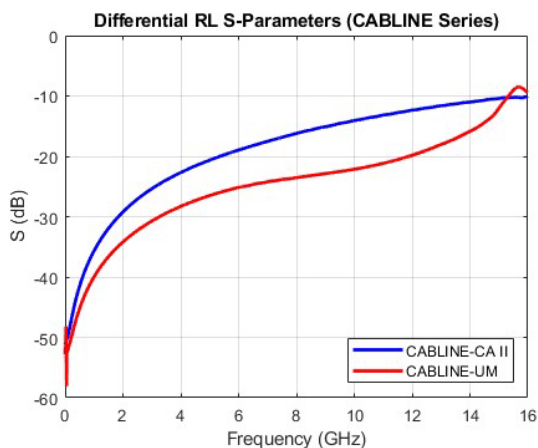


Reference Z = 50 ohm (SE) / 100 ohm (DIFF)

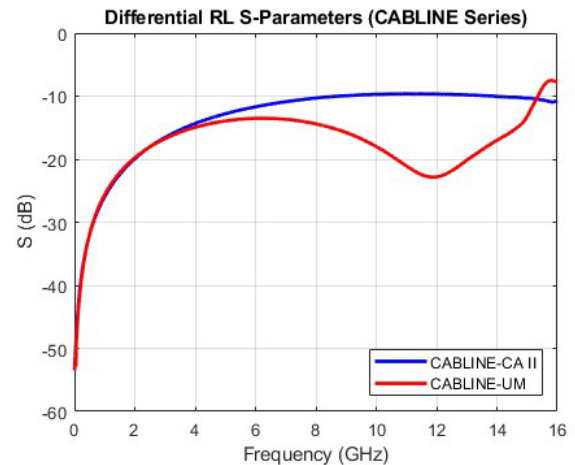


差動リターンロス

Reference Z = 42.5 ohm (SE) / 85 ohm (DIFF)



Reference Z = 50 ohm (SE) / 100 ohm (DIFF)



CABLINE®-CA II・CABLINE®-UM

シミュレーション条件

CST Studio Suite 2023 SP5

周波数範囲：0.1 GHz ~ 16 GHz

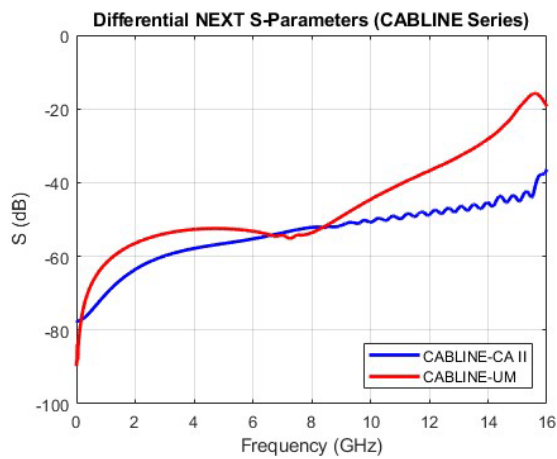
ケーブル：細線同軸 AWG 38

ピン配置：G-S-S-G

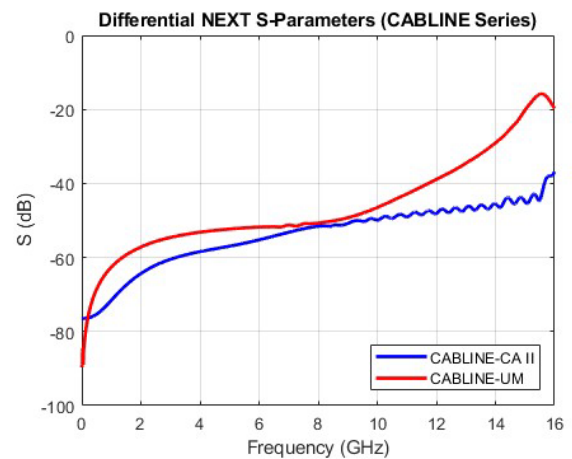


差動近端クロストーク (NEXT)

Reference Z = 42.5 ohm (SE) / 85 ohm (DIFF)

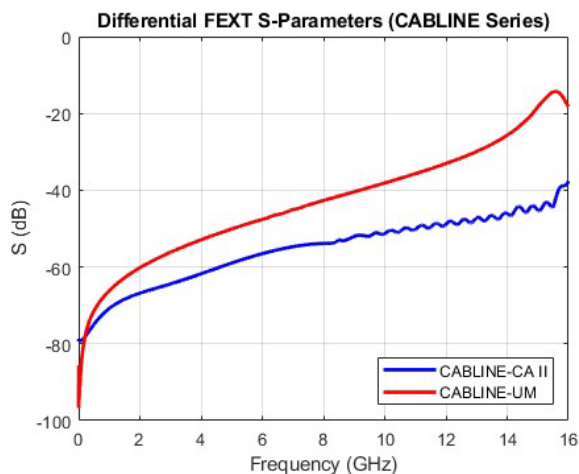


Reference Z = 50 ohm (SE) / 100 ohm (DIFF)

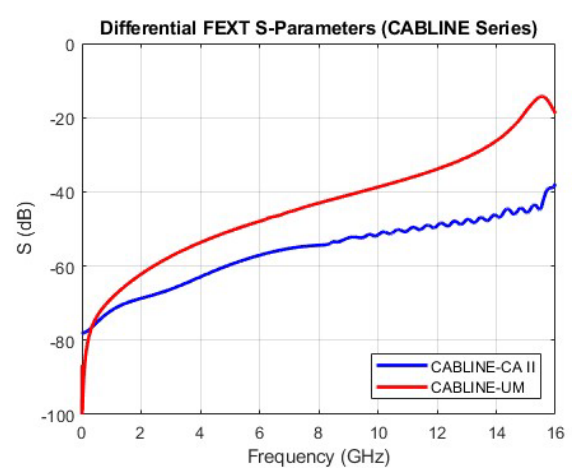


差動遠端クロストーク (FEXT)

Reference Z = 42.5 ohm (SE) / 85 ohm (DIFF)



Reference Z = 50 ohm (SE) / 100 ohm (DIFF)



CABLINE®-CA II ・ CABLINE®-UM

シミュレーション条件

CST Studio Suite 2023 SP5

周波数範囲：0.1 GHz ~ 16 GHz

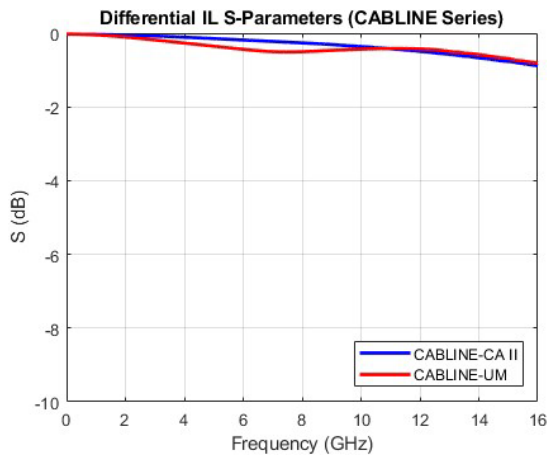
ケーブル：細線同軸 AWG 38

ピン配置：S-S-S-S

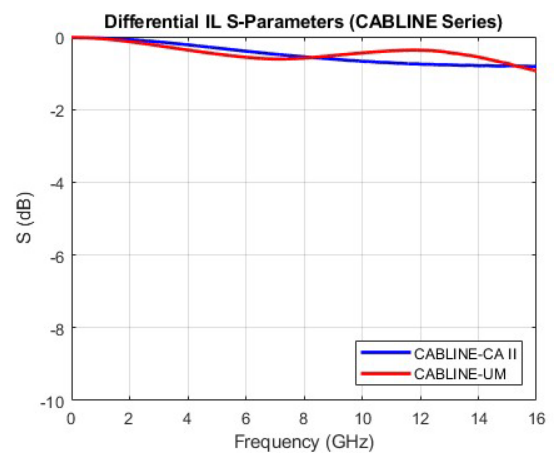


差動挿入損失

Reference Z = 42.5 ohm (SE) / 85 ohm (DIFF)

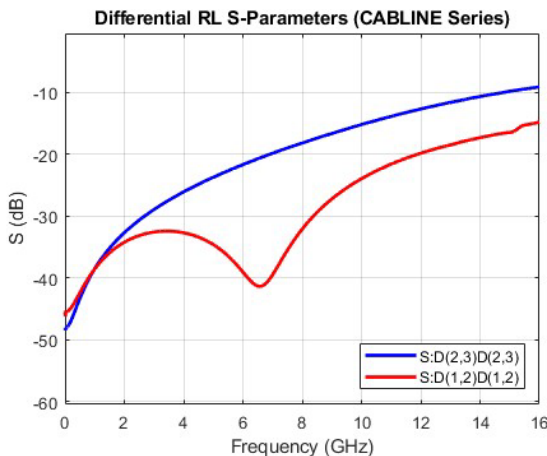


Reference Z = 50 ohm (SE) / 100 ohm (DIFF)

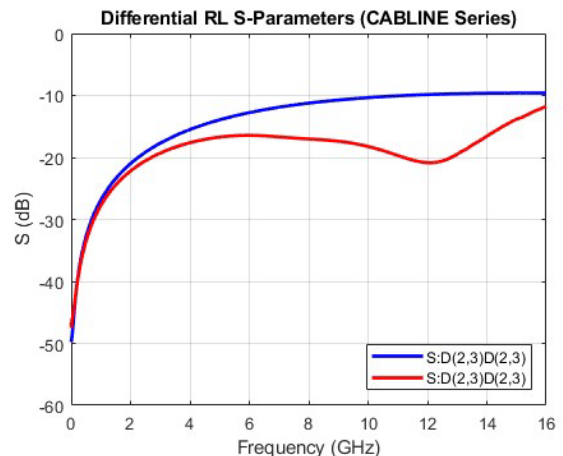


差動リターンロス

Reference Z = 42.5 ohm (SE) / 85 ohm (DIFF)



Reference Z = 50 ohm (SE) / 100 ohm (DIFF)



CABLINE®-CA II・CABLINE®-UM

シミュレーション条件

CST Studio Suite 2023 SP5

周波数範囲：0.1 GHz ~ 16 GHz

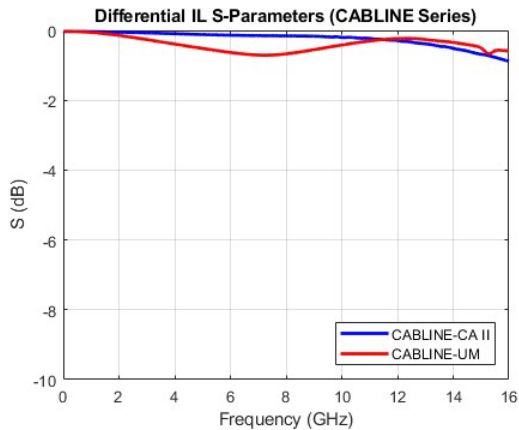
ケーブル：細線同軸 AWG 38

ピン配置：S-S-S-S

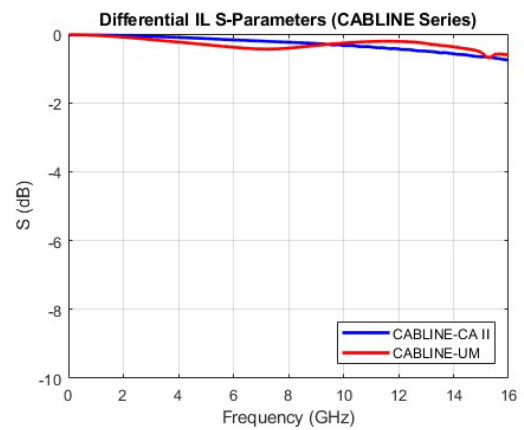


差動挿入損失

Reference Z = 42.5 ohm (SE) / 85 ohm (DIFF)

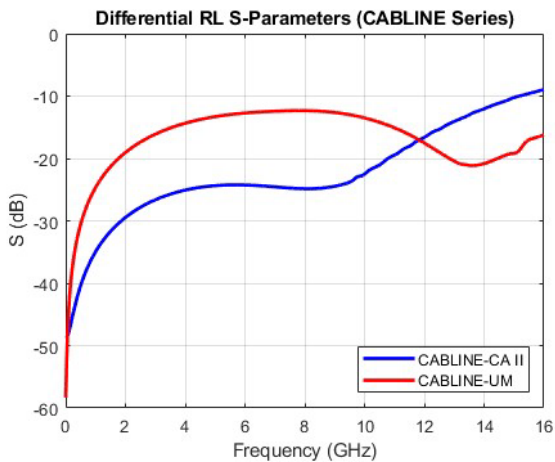


Reference Z = 50 ohm (SE) / 100 ohm (DIFF)

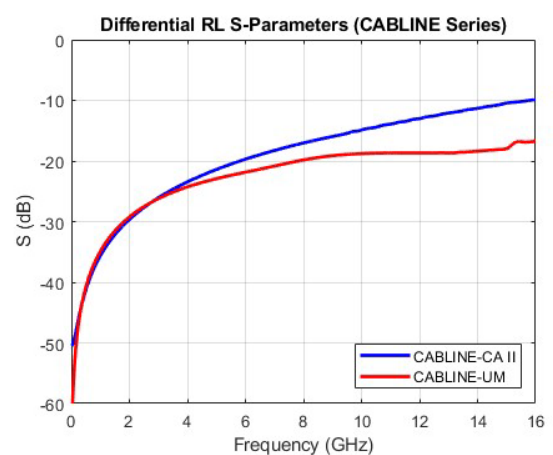


差動リターンロス

Reference Z = 42.5 ohm (SE) / 85 ohm (DIFF)

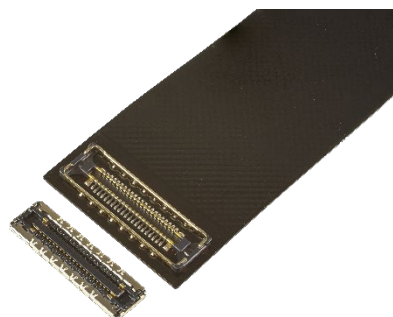


Reference Z = 50 ohm (SE) / 100 ohm (DIFF)



NOVASTACK® シリーズ (NOVASTACK® 35-HDP ・ NOVASTACK® 35-HDN)

I-PEX の NOVASTACK® シリーズは、基板対基板および基板対 FPC 接続向けに設計された高密度コネクタです。NOVASTACK® コネクタは最大 20 GHz の周波数に対応しており、さまざまな嵌合高さおよび FPC タイプを取り揃えています。



NOVASTACK® 35-HDP



NOVASTACK® 35-HDN

		NOVASTACK® シリーズ	
		NOVASTACK® 35-HDP	NOVASTACK® 35-HDN
ピッチ		0.35 mm	0.35 mm
嵌合高さ		0.7 +/- 0.05 mm	0.7 +/- 0.05 mm
適用規格		Up to 40 Gbps	Up to 30 Gbps
既存芯数	Signal	16, 28, 34, 42, 56, 62	10, 20, 30
	Power	4	-

本シリーズの NOVASTACK® 35-HDP、NOVASTACK® 35-HDN コネクタは、以下の特長により、モバイル機器における PCB 間の C-PHY および D-PHY 信号の配線に最適です。

- ・優れた信号品質（最大 40 Gbps 対応）
- ・高い信号密度（最大 62 pin）
- ・低背設計（嵌合高さ 0.7 mm）
- ・優れた EMI 抑制性能（嵌合時に 360° シールドを実現）
- ・専用電源端子を搭載（4 極、4.5 A/pin、NOVASTACK® 35-HDP のみ）

物理的なロック機構がない場合でも、基板対基板接続では基板が固定されているため、接続の安定性が損なわれることはほとんどありません。一方、基板対 FPC 接続では、信頼性の高い接続を維持するために十分な保持力が求められます。NOVASTACK® 35-HDP や NOVASTACK® 35-HDN コネクタは、ロック機構を備えていなくても、過酷な使用環境に耐えられるよう設計されています。

対応芯数については上記の表をご参照ください。

NOVASTACK® 35-HDP、NOVASTACK® 35-HDN コネクタのシミュレーションによる SI 性能を以下に示します。

NOVASTACK® 35-HDP ・ NOVASTACK® 35-HDN

シミュレーション条件

CST Studio Suite 2023 SP5

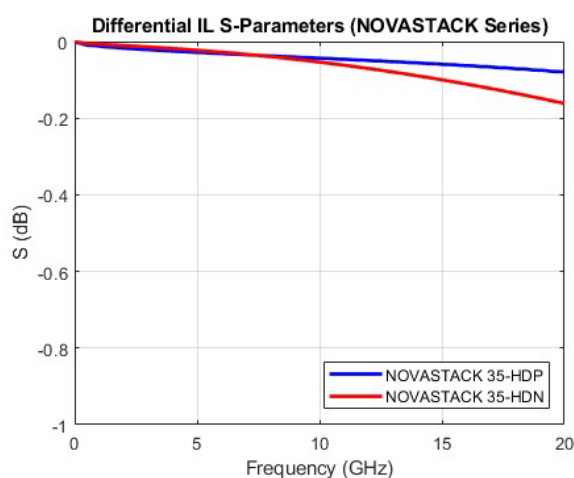
周波数範囲：0.1 GHz ~ 20 GHz

ピン配置：G-S-S-G

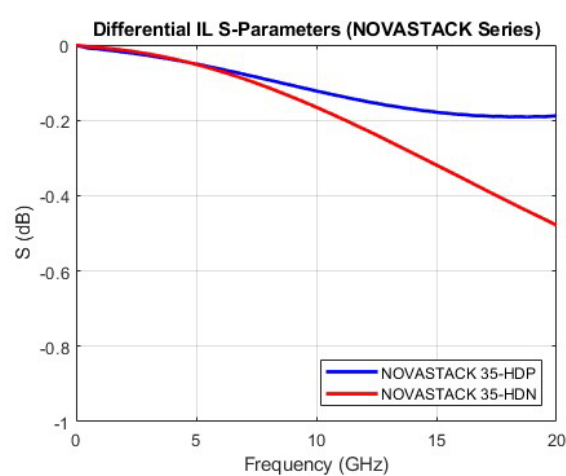


差動挿入損失

Reference Z = 42.5 ohm (SE) / 85 ohm (DIFF)

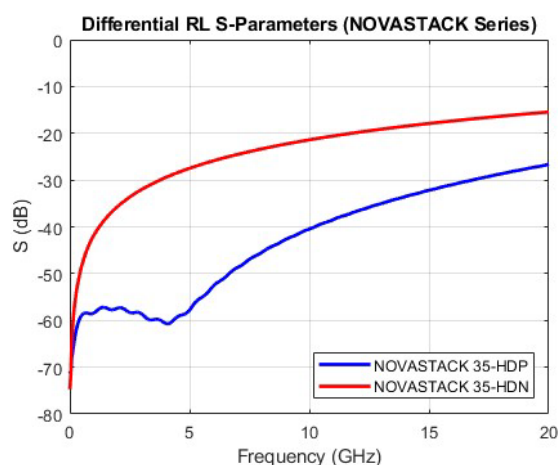


Reference Z = 50 ohm (SE) / 100 ohm (DIFF)

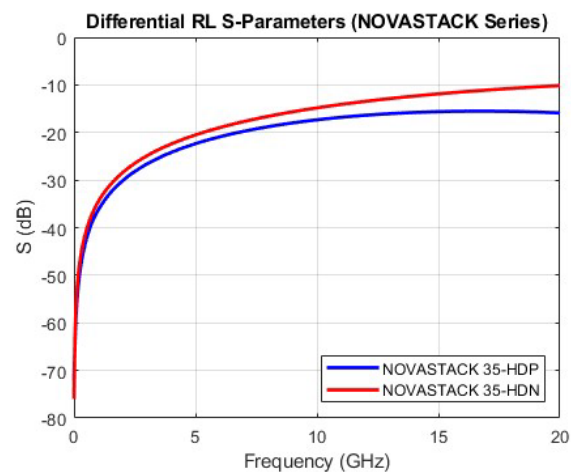


差動リターンロス

Reference Z = 42.5 ohm (SE) / 85 ohm (DIFF)



Reference Z = 50 ohm (SE) / 100 ohm (DIFF)



NOVASTACK® 35-HDP ・ NOVASTACK® 35-HDN

シミュレーション条件

CST Studio Suite 2023 SP5

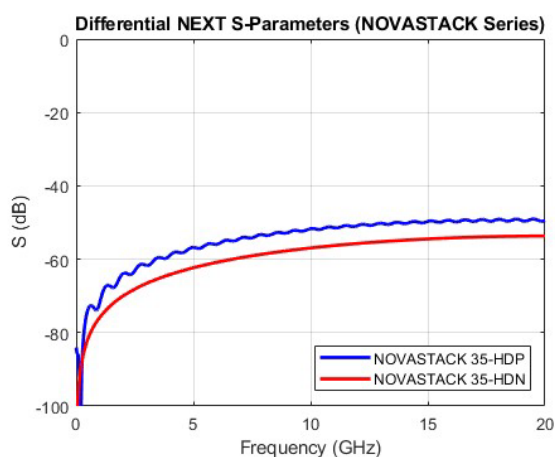
周波数範囲：0.1 GHz ~ 20 GHz

ピン配置：G-S-S-G

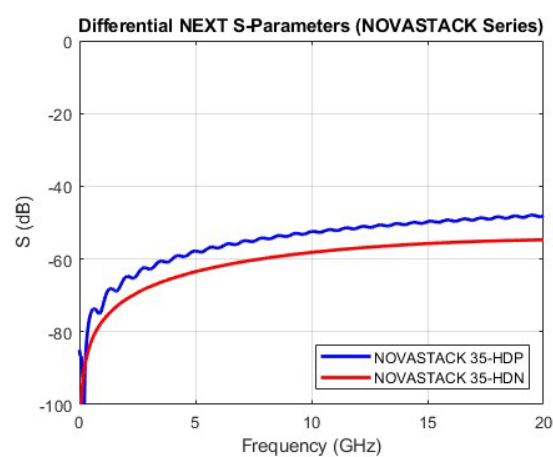


差動近端クロストーク (NEXT)

Reference Z = 42.5 ohm (SE) / 85 ohm (DIFF)

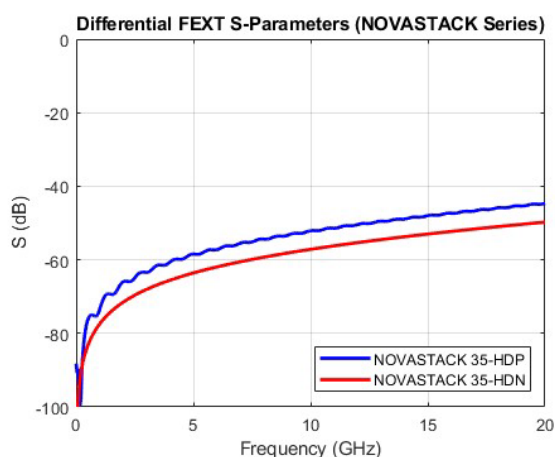


Reference Z = 50 ohm (SE) / 100 ohm (DIFF)

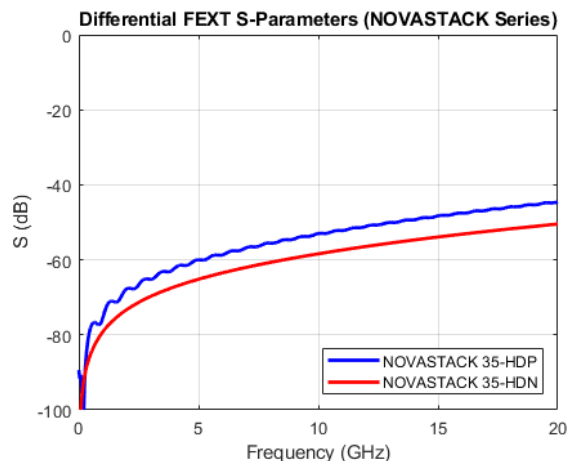


差動遠端クロストーク (FEXT)

Reference Z = 42.5 ohm (SE) / 85 ohm (DIFF)



Reference Z = 50 ohm (SE) / 100 ohm (DIFF)



NOVASTACK® 35-HDP ・ NOVASTACK® 35-HDN

シミュレーション条件

CST Studio Suite 2023 SP5

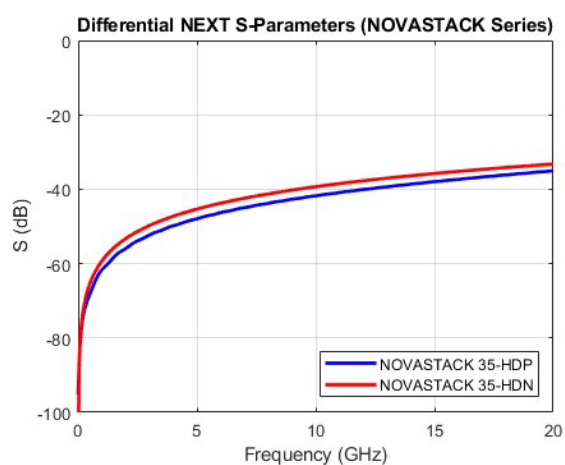
周波数範囲：0.1 GHz ~ 20 GHz

ピン配置：G-S-S-G

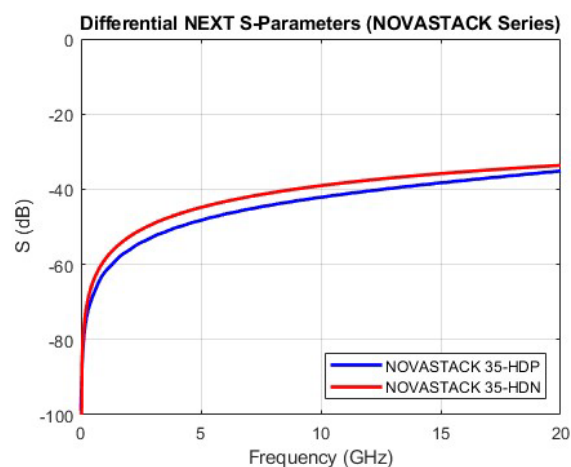


差動近端クロストーク (NEXT)

Reference Z = 42.5 ohm (SE) / 85 ohm (DIFF)

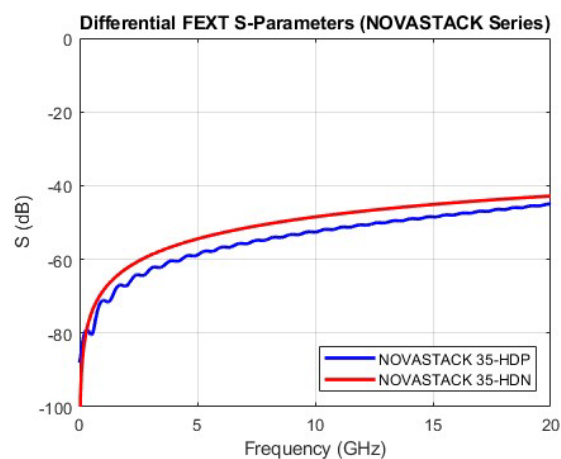


Reference Z = 50 ohm (SE) / 100 ohm (DIFF)

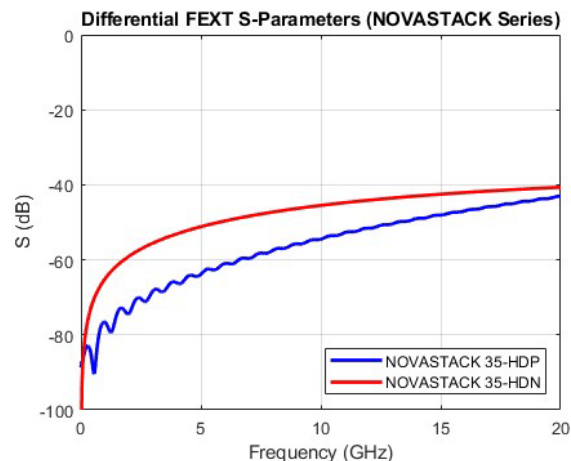


差動遠端クロストーク (FEXT)

Reference Z = 42.5 ohm (SE) / 85 ohm (DIFF)



Reference Z = 50 ohm (SE) / 100 ohm (DIFF)



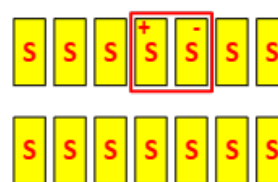
NOVASTACK® 35-HDP ・ NOVASTACK® 35-HDN

シミュレーション条件

CST Studio Suite 2023 SP5

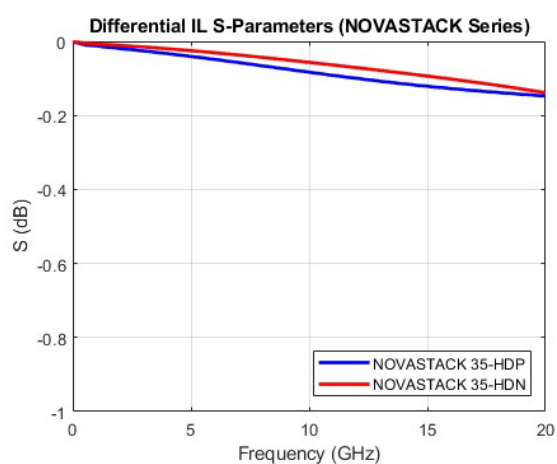
周波数範囲: 0.1 GHz ~ 20 GHz

ピン配置 : S-S-S-S

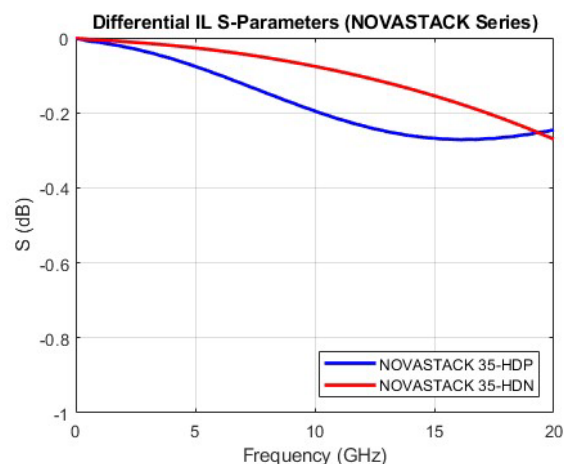


差動挿入損失

Reference Z = 42.5 ohm (SE) / 85 ohm (DIFF)

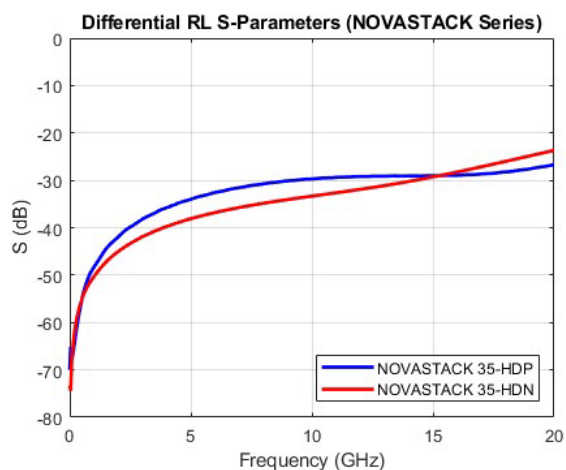


Reference Z = 50 ohm (SE) / 100 ohm (DIFF)

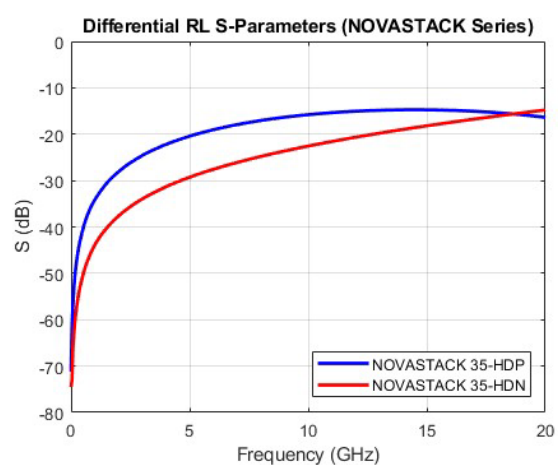


差動リターンロス

Reference Z = 42.5 ohm (SE) / 85 ohm (DIFF)



Reference Z = 50 ohm (SE) / 100 ohm (DIFF)



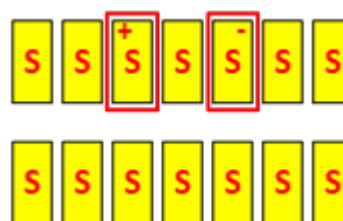
NOVASTACK® 35-HDP ・ NOVASTACK® 35-HDN

シミュレーション条件

CST Studio Suite 2023 SP5

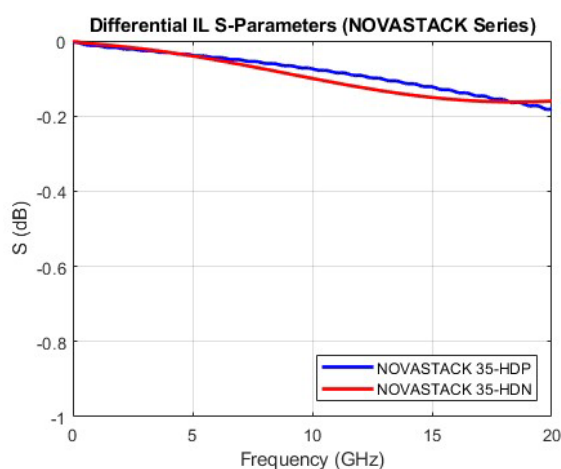
周波数範囲：0.1 GHz ~ 20 GHz

ピン配置：S-S-S-S

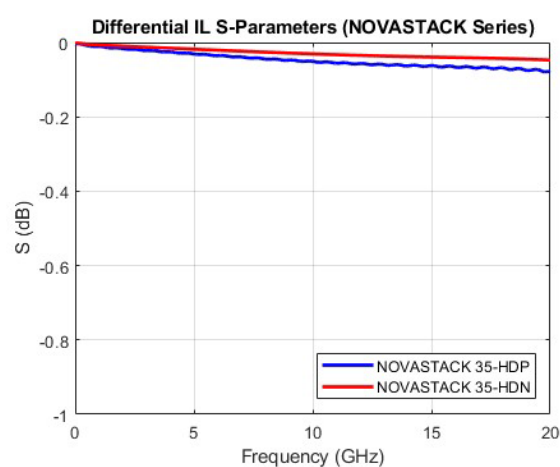


差動挿入損失

Reference Z = 42.5 ohm (SE) / 85 ohm (DIFF)

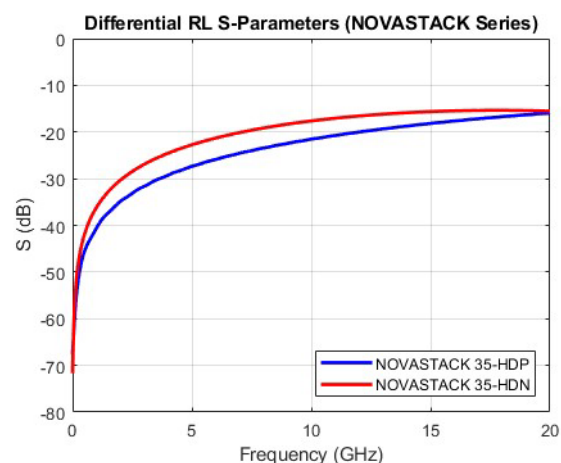


Reference Z = 50 ohm (SE) / 100 ohm (DIFF)

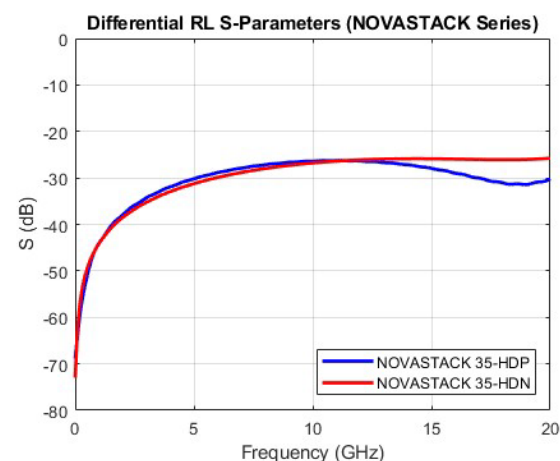


差動リターンロス

Reference Z = 42.5 ohm (SE) / 85 ohm (DIFF)



Reference Z = 50 ohm (SE) / 100 ohm (DIFF)



MIPI D-PHY/C-PHY 対応ケーブルアッセンブリ

ケーブルアッセンブリに使用されるコネクタには、シグナルインテグリティ（SI）を最大限に高めること、電磁干渉（EMI）を最小限に抑えること、そして十分な保持力を確保することが求められます。アッセンブリ用ケーブルの選定において、I-PEX は細線同軸ケーブルとフレキシブルプリント基板ケーブルの 2 つの選択肢を提供しています。CABLINE®シリーズは主に細線同軸ケーブル向けに設計されており、NOVASTACK®シリーズは FPC 向けに設計されています。

	細線同軸ケーブル	フレキシブルプリント基板ケーブル
長さ当たりの挿入損失	低い	中程度
厚さ	薄い	とても薄い
柔軟性	優れている	優れている（方向性あり）

以下の点を、ケーブル選定時に考慮する必要があります。

- ・**特性インピーダンス** – 信号反射（RL）を最小限に抑えるため、ケーブルの特性インピーダンスは、コネクタおよびトランスミッタ／レシーバのインピーダンスと一致させる必要があります。また、特性インピーダンスは、曲げ、ねじり、熱衝撃などの機械的・環境的ストレス下でも安定している必要があります。
- ・**挿入損失（Insertion Loss：IL）** – ケーブルアッセンブリ（コネクタとケーブル）の挿入損失は、システムのインピーダンスを基準とした場合、システムの許容挿入損失内に収める必要があります。
- ・**リターンロス（Return Loss：RL）** – ケーブルのリターンロスは、ケーブルの特性インピーダンスを基準とした場合、最小限に抑える必要があります。

結論

I-PEX は、ピン数やケーブルタイプをカスタマイズできる高速インターコネクトの設計・製造を専門としています。モバイル機器における D-PHY および C-PHY 接続に適したソリューションも提供しています。

本記事では、CABLINE®-CA II、CABLINE®-UM、NOVASTACK® 35-HDP、NOVASTACK® 35-HDN を取り上げましたが、I-PEX には同等レベルのシグナルインテグリティ、機械的信頼性、設計の柔軟性を実現する他の製品シリーズもございます。詳細については、[お問い合わせ](#)ください。

The logo consists of the text "I-PEX" in a bold, white, sans-serif font. The background is a solid blue field, which is bisected by a diagonal line running from the top right towards the bottom left. The area above and to the right of this line is a vibrant red, while the area below and to the left is a bright blue. The text "I-PEX" is positioned in the lower-left corner, within the blue area.

I-PEX